

CLIPPEDIMAGE= JP408250615A

PAT-NO: JP408250615A

DOCUMENT-IDENTIFIER: JP 08250615 A

TITLE: CERAMIC PACKAGE FOR SEMICONDUCTOR CHIP

PUBN-DATE: September 27, 1996

INVENTOR-INFORMATION:

NAME

OKAMURA, KAZUO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

KK SUMITOMO KINZOKU ELECTRO DEVICE N/A

APPL-NO: JP07081973

APPL-DATE: March 13, 1995

INT-CL (IPC): H01L023/02;H01L023/00

ABSTRACT:

PURPOSE: To provide a ceramic package for semiconductor chips that provides excellent electromagnetic shielding effect by simple means, and that is excellent in productivity and is capable of being manufactured at low cost, by putting the inside surface of a cap at ground potential.

CONSTITUTION: A ceramic package for semiconductor chips consists of a package base 1 of ceramic on which a semiconductor chip is to be mounted; and a cap 10 of ceramic that is to be placed on the package base. A copper plate layer 13 is formed on the inside surface of the cap. A sealing solder layer 18 is formed on the sealed face of the cap with a copper plate layer 15 in-between with the copper plate layer on the sealed face electrically connected with the copper plate layer 13 on the inside surface. Ground electrodes 4 are formed on the sealed face of the package base 1. Thus, when the cap is bonded to the package base through the sealing solder layer, the copper plate layer on the sealed face of the cap 10 is electrically connected with the ground electrodes 4 on the package base to form a ground electrode layer 15; and the copper plate layer on the inside surface of the cap forms an electromagnetic shielding layer 13.

COPYRIGHT: (C)1996,JPO

8-250615

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-250615

(43) 公開日 平成8年(1996)9月27日

(51) Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/02			H 0 1 L 23/02	B
23/00			23/00	B

審査請求 未請求 請求項の数2 F D (全 4 頁)

(21) 出願番号 特願平7-81973

(22) 出願日 平成7年(1995)3月13日

(71) 出願人 391039896

株式会社住友金属エレクトロデバイス
山口県美祿市大嶺町東分字岩倉2701番1

(72) 発明者 岡村 和男

山口県美祿市大嶺町東分字岩倉2701番1
株式会社住友金属セラミックス内

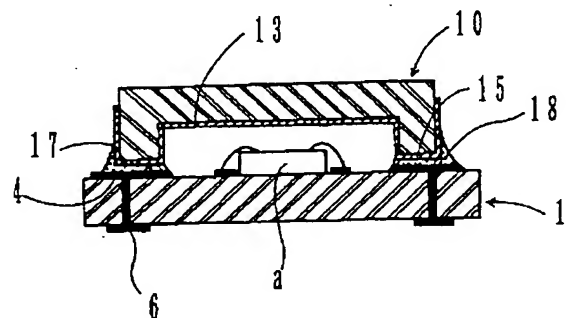
(74) 代理人 弁理士 吉村 博文

(54) 【発明の名称】 半導体チップ用セラミックパッケージ

(57) 【要約】 (修正有)

【目的】 キャップの内表面をグランド電位とすることで簡単に、優れた電磁シールド効果が得られ、また生産性が良好で、安価に製造できる半導体チップ用セラミックパッケージを提供する。

【構成】 半導体チップを搭載するセラミック製のパッケージ基体1と、パッケージ基体に被着するセラミック製のキャップ10を有する半導体チップ用セラミックパッケージにおいて、キャップの内表面に銅めっき層13を設け、封止面に銅めっき層15を介して封止用半田層18を設け、封止面の銅めっき層は内表面の銅めっき層13と電気的に接続されていて、パッケージ基体1の封止面にグランド電極4を設け、キャップを封止用半田層を介してパッケージ基体に封止した際、キャップ10の封止面の銅めっき層がパッケージ基体のグランド電極4と電気的に接続されてグランド電極層15を形成し、キャップの内表面の銅めっき層が電磁シールド層13を形成する。



【特許請求の範囲】

【請求項1】 半導体チップを搭載するセラミック製のパッケージ基体と、該パッケージ基体に被着するセラミック製のキャップを有する半導体チップ用セラミックパッケージにおいて、該キャップの内表面に銅めっき層を設け、また該キャップの封止面に銅めっき層を介して封止用半田層を設け、該封止面の銅めっき層は内表面の銅めっき層と電気的に接続されていて、また前記パッケージ基体の封止面にランド電極を設け、該キャップを該封止用半田層を介して該パッケージ基体に封止した際、該キャップの封止面の銅めっき層が該パッケージ基体のランド電極と電気的に接続されてランド電極層を形成し、前記キャップの内表面の銅めっき層が電磁シールド層を形成してなることを特徴とする半導体チップ用セラミックパッケージ。

【請求項2】 前記キャップの外側周面に銅めっき層を設けてなる請求項1に記載の半導体チップ用セラミックパッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体チップ用セラミックパッケージに係り、より詳細には、携帯電話等のマイクロ波通信機器に用いられるSAWフィルタ素子等の半導体チップを封止でき、マイクロ波特性に優れ、生産性が良好で、安価に製造できる半導体チップ用セラミックパッケージに関する。

【0002】

【従来の技術】SAWフィルタ素子等の半導体チップは、従来、金属製パッケージに封入されている。しかし、近年の通信機器の小型化、薄型化に伴い、図3、図4に示すように、半導体チップをセラミック製のパッケージ基体の表面に実装するタイプのパッケージの形態に変遷している。

【0003】図3に示すパッケージは、キャップ31として金属板を用い、セラミック製のパッケージ基体32の周縁封止面にコーピング33をろう付けし、該コーピング32と金属製キャップ31をシームウェルディングすることで実装した半導体チップ34を封止するタイプである。また図4に示すパッケージは、キャップ41としてアルミナセラミック製のキャップを用い、セラミック製のパッケージ基体42とキャップ41を低融点ガラス、半田、あるいは樹脂等43で、パッケージ基体42に実装した半導体チップ44を封止するタイプである。

【0004】しかし、前者のパッケージの場合、コーピングを用いるため価格面で高価になり、また後者の場合は、高強度でかつ安価であるものの、キャップがセラミック製であるため導電性がなく、電磁シールド効果が得られず、実装した半導体チップが外部からの電氣的ノイズによって誤動作・故障するおそれがある。

【0005】そこで、近年では、図4に示すパッケージを改良して、図5に示すように、セラミック製キャップ51の内表面52および/又は外表面53に電磁シールド層54を設けたパッケージ用のセラミックキャップが提案されている（特開平4-151858号公報参照）。該セラミックキャップは、電磁シールド層54を無電解銅めっきによって封止面55を除くキャップ表面に形成している。そして、このセラミックキャップによれば、外部からの電磁波・電氣的ノイズの影響による実装した半導体チップの誤動作・故障を防止できる。

【0006】

【発明が解決しようとする課題】しかし、前述した半導体チップ用セラミックパッケージの場合、『パッケージをプリント基板等に装着（実装）した際、前記キャップの電磁シールド層をランド電位とすることが難しく、十分な電磁シールド効果が得られない。』という課題がある。

【0007】本発明は、以上のような課題に対処して創作したものであって、その目的とするところは、キャップの内表面をランド電位とすることが簡単で、優れた電磁シールド効果が得られ、また生産性が良好で、安価に製造できる半導体チップ用セラミックパッケージを提供することにある。

【0008】

【課題を解決するための手段】そして、上記課題を解決するための手段としての本発明の請求項1の半導体チップ用セラミックパッケージは、半導体チップを搭載するセラミック製のパッケージ基体と、該パッケージ基体に被着するセラミック製のキャップを有する半導体チップ用セラミックパッケージにおいて、該キャップの内表面に銅めっき層を設け、また該キャップの封止面に銅めっき層を介して封止用半田層を設け、該封止面の銅めっき層は内表面の銅めっき層と電気的に接続されていて、また前記パッケージ基体の封止面にランド電極を設け、該キャップを該パッケージ基体に被着すると共に、該封止用半田層を介して封止した際、該キャップの封止面の銅めっき層が該パッケージ基体のランド電極と電気的に接続されてランド電極層を形成し、前記キャップの内表面の銅めっき層が電磁シールド層を形成してなる構成としている。

【0009】請求項2の半導体チップ用セラミックパッケージは、前記請求項1の半導体チップ用セラミックパッケージにおいて、前記キャップの外側周面に銅めっき層を設けてなる構成としている。

【0010】

【作用】本発明の請求項1の半導体チップ用セラミックパッケージは、パッケージ基体の半導体チップ搭載部にSAWフィルタ素子等の半導体チップを実装し、該パッケージ基体にキャップを被着し、該キャップの封止面の封止用半田層を介して封止した後、これをプリント基板

等に実装し、通信機器等に組み込み、かつ該通信機器の電源を投入すると、前記封止用半田層は導電性を有するので、前記キャップの封止面の銅めっき層は、前記パッケージ基体の封止面のグラウンド電極と電気的に接続されてグラウンド電極層を形成する。また該グラウンド電極層を形成する銅めっき層は、前記キャップの内表面の銅めっき層と電気的に接続されているので、該内表面の銅めっき層がグラウンド電位にされて電磁シールド層を形成する。

【0011】請求項2の半導体チップ用セラミックパッケージは、前記キャップの外側周面に銅めっき層を設けているので、前記パッケージ基体にキャップを被着し、該キャップの封止面の封止用半田層を溶融した際、該封止用半田層を形成する半田が前記銅めっき層を流れてメニスカスを形成する。

【0012】

【実施例】以下、図面を参照しながら、本発明を具体化した実施例について説明する。ここに、図1～図2は、本発明の実施例を示し、図1は封止前のセラミックパッケージの断面図、図2は封止後のセラミックパッケージの断面図である。

【0013】本実施例の半導体チップ用セラミックパッケージは、図1～図2に示すように、半導体チップaを搭載（実装）するセラミック製のパッケージ基体1と、パッケージ基体1に被着するセラミック製のキャップ10を有している。

【0014】パッケージ基体1は、上面の半導体チップ搭載部2の周囲の封止面3にグラウンド電極（メタライズ層）4を有し、また底面5に信号用電極と電源用電極（図示せず）、およびグラウンド電極6を有し、封止面3のグラウンド電極4はスルーホール等7を介して底面5のグラウンド電極6と電気的に接続されている。

【0015】キャップ10は、中央内側に凹部を備えたキャップであって、セラミック製のキャップ本体11の内表面12には銅めっき層13、封止面14には銅めっき層15、外側周面16の下端側縁には銅めっき層17が設けられていて、銅めっき層13、15、17は電気的に接続されている。また封止面14の銅めっき層15の上には半田層18が設けられている。

【0016】ところで、キャップ10は、原料アルミナ、フラックスの混合・粉砕物にバインダーを添加、攪拌、乾燥すると共に、粉体プレス成形、焼成して作製したキャップ本体11の表面に無電解銅めっき処理をして厚みが0.5～1.0μmの無電解銅めっき層を形成し、該無電解銅めっき層に電解銅めっき処理により厚みが5～10μmの電解銅めっき層を形成し、更にキャップ本体11の内表面12、封止面14および外側周面16を除く部位の銅めっき層部分をエッチングや研磨等を取り除いた後、銅めっき層13、15、17を有するキャップ本体11の封止面14の銅めっき層15に厚み

が50～150μmの半田層18を形成することで作製している。

【0017】そして、本実施例のパッケージは、パッケージ基体1の半導体チップ搭載部2に半導体チップaを実装し、パッケージ基体1にキャップ10を被着し、キャップ10の封止面14の半田層18を溶融することで、半導体チップaを封止することができる。ここで、キャップ10の外側周面16に銅めっき層17による下地金属層が設けてあるので、前記溶融した半田が銅めっき層17を流れてメニスカスが形成され、封止性を良好にできる。また、半田層18は導電性を有するので、キャップ10の封止面14の銅めっき層15は、パッケージ基体1の封止面3のグラウンド電極4と電気的に接続されてグラウンド電極層を形成することになる。また該グラウンド電極層を形成する銅めっき層15は、キャップ10の内表面12の銅めっき層13と電気的に接続されているので、内表面12の銅めっき層13は、グラウンド電極4と同電位（グラウンド電位）になり、電磁シールド層を形成することになる。

【0018】次に、本実施例の半導体チップ用セラミックパッケージの作用・効果を確認するために、パッケージにSAWフィルタ素子を実装・封止し、これをプリント基板の所定の位置に実装し、通信機器に組み込み、外部からの電磁波・電氣的ノイズの影響を調べた処、このパッケージに実装・封止したSAWフィルタ素子には誤動作・故障が認められず、また、該SAWフィルタ素子から外部への電氣的ノイズの発生も確認できなかった。これは、キャップ10の内表面12の銅めっき層13が、グラウンド電位にされて、電磁シールド効果を発揮したことによる。

【0019】なお、本発明は、上述した実施例に限定されるものでなく、本発明の要旨を変更しない範囲内で変形実施できる構成を含む。因みに、前述した実施例では、キャップの外側周面に下地金属層を形成する銅めっき層を設けた構成で説明したが、該銅めっき層は、キャップの内表面と封止面にのみ設けた構成としてもよいことは当然である。

【0020】

【発明の効果】以上の説明より明かなように、本発明の請求項1の半導体チップ用セラミックパッケージによれば、キャップの封止面の封止用半田層は導電性を有するので、該キャップの封止面の銅めっき層が、パッケージ基体の封止面のグラウンド電極と電気的に接続されてグラウンド電極層を形成することになり、また該グラウンド電極層を形成する銅めっき層は、前記キャップの内表面の銅めっき層と電気的に接続されているので、該内表面の銅めっき層がグラウンド電位にされて電磁シールド層を形成することになることから、該内表面の銅めっき層の電磁シールド効果をいっそう良好にでき、マイクロ波特性に優れた半導体チップ用セラミックパッケージを提供で

きという効果を有する。

【0021】請求項2の半導体チップ用セラミックパッケージによれば、前記キャップの外側周面に銅めっき層を設けてあるので、前記パッケージ基体にキャップを被着し、該キャップの封止面の封止用半田層を溶融した際、該封止用半田層を形成する半田が前記銅めっき層を流れてメニスカスを形成することから、封止性をいっそう良好にすることができるという効果を有する。

【図面の簡単な説明】

【図1】 本発明の実施例を示し、封止前のセラミックパッケージの断面図である。

【図2】 封止後のセラミックパッケージの断面図である。

【図3】 従来例の断面図である。

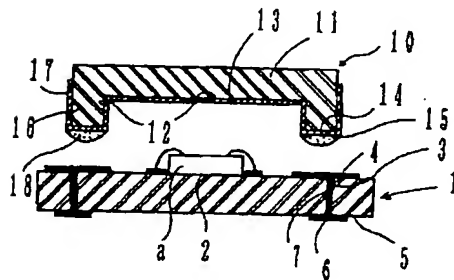
【図4】 従来例の断面図である。

【図5】 従来例の断面図である。

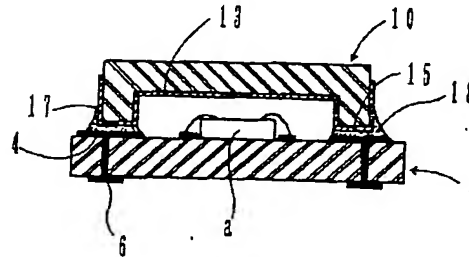
【符号の説明】

a・・・半導体チップ、1・・・パッケージ基体、2・・・半導体チップ搭載部、3・・・パッケージ基体の封止面、4・・・グランド電極（メタライズ層）、5・・・パッケージ基体の底面、6・・・グランド電極、7・・・スルーホール等、10・・・キャップ、11・・・キャップ本体、12・・・内表面、13・・・銅めっき層（電磁シールド層）、14・・・封止面、15・・・銅めっき層（グランド電極層）、16・・・外側周面、17・・・銅めっき層（下地金属層）、18・・・半田層、31、41・・・キャップ、32、42・・・パッケージ基体、33・・・コーピング、34、44・・・半導体チップ、43・・・低融点ガラス、半田、あるいは樹脂等、51・・・キャップ、52・・・キャップの内表面、53・・・キャップの外表面、54・・・電磁シールド層、55・・・封止面

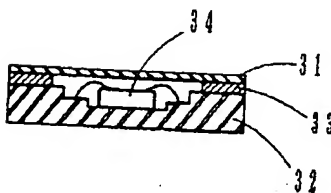
【図1】



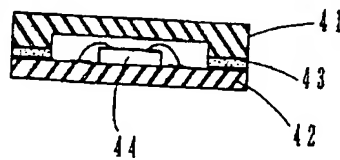
【図2】



【図3】



【図4】



【図5】

